



Institut Mines-Télécom

Ecole des Mines d'Alès Laboratoire de Génie Informatique et d'Ingénierie de Production LGI2P

Proposition de sujet de stage

Titre

Early V&V et Maquette Numérique de Système

Contexte du stage

Ce projet s'inscrit dans la suite des travaux entrepris au sein de l'équipe ISOE (Ingénierie de Systèmes complexes et d'Organisations Interopérables) du LGI2P, centre de recherche de l'EMA (Ecole des Mines d'Alès).

Il démarrera au plus vite et se déroulera sur le site du LGI2P à Nîmes pour une durée de 18 semaines au minimum.

Objectifs du stage

Le stage proposé se fixe comme objectifs globaux de répondre :

- **Conceptuellement** : à la définition et la formalisation A) des besoins des activités dites d'Early verification and validation (Early V&V) dans le cadre de l'Ingénierie Système et des processus d'Intégration, Vérification, Transfert, Validation (IVTV) de ce système, et B) la conceptualisation des bases de ce que l'on va appeler alors une maquette numérique du système. En effet, les activités d'Early V&V nécessitent la construction puis l'usage, en les combinant et en les fédérant, souvent dans une maquette numérique unifiante à défaut d'être unique, de modèles du système d'intérêt. Les objectifs des activités et de cette maquette sont 1) de rassurer et obtenir en retour les avis et reformulations des besoins de toutes les parties prenantes au fur et à mesure de l'avancée de la conception, et 2) réduire autant que faire se peut les tests et essais à mener à bien lors de l'intégration et donc impacter les délais et coûts des processus d'IVTV. Ces processus d'IVTV restent cependant assez décorrélés ou utilisent peu les modèles de conception alors que ces modèles pourraient jouer un rôle important (ex : paramétrage de bancs de tests, guider la recherche de preuves empiriques, générer des scénarios et jeux d'essai, ...).

- **Méthodologiquement** : à la définition d'un processus d'early V&V qui permette effectivement d'impacter le nombre, la complexité et les coûts des tests à entreprendre.

- **Techniquement** : à proposer un outil informatique démonstrateur permettant de manipuler les concepts en suivant le processus d'early V&V et permettant de gérer cette maquette au cours de la conception en phase avec la génération du plan d'IVTV. Ce plan est élaboré au cours de la conception pour guider et contraindre les processus d'IVTV. Des techniques et des outils de simulation fédérée seront alors mis en œuvre sur la maquette. Le (la) candidat(e) devra pour cela s'appuyer sur les travaux existant et les standards de

référence dans la communauté et dans le domaine industriel, ainsi que sur les travaux autour du passage au plan d'IVTV qui ont déjà été menés dont certains au sein de l'équipe.

- **Pragmatiquement** : à démontrer tout au long du stage l'adéquation et la pertinence des propositions du (de la) stagiaire sur le cas d'application fourni par un industriel. Ce cas d'utilisation nécessite, entre autres, de développer la maquette numérique d'un produit complexe et un environnement de simulation fédérée pour vérifier et valider de proche en proche et au plus tôt, en cours de conception 1) que ce produit répond aux exigences attendues, mais 2) sans pour autant nécessiter trop de tests et d'essais comme cela peut s'avérer nécessaire en cours de production de ce produit.

Le stage proposé comporte une phase bibliographique importante, en particulier guidée par les travaux du CT SV2S (Comité Technique Sécurité, Validation et Sécurité des Systèmes) de l'AFIS (Association Française d'Ingénierie Système), des travaux normatifs autour de HLA, DLA, FMI/FMU ou encore de fédération de modèles, des travaux sur les principes mêmes d'une early V&V et plus généralement sur la simulation fédérée de modèles de système en se basant sur cette notion de maquette numérique (Digital Mockup).

Il se poursuit par l'étude et la formalisation de la méthode attendue puis le développement de l'outillage support pour construire puis utiliser la première ébauche de la maquette numérique en simulation.

L'objectif est de démontrer l'intérêt de l'approche conceptuelle et méthodologique à l'industriel, en vue d'un projet de recherche dont le (la) candidat(e) pourrait être acteur dans la suite.

Mots-Clés

Ingénierie système, Early Vérification and Validation, Vérification, Validation, Transfert, Qualification, Système, Formalisation, Ingénierie Basée sur des Modèles, Modèles, Fédération de modèles, Simulation

Candidature

Ce projet concerne un(e) étudiant(e) d'Ecole d'Ingénieur ou d'Université de préférence en master M2 mais toute candidature fondée d'un Master M1 sera examinée. L'appétence du ou de la candidate pour les compétences suivantes est appréciable :

- Connaissances des principes de l'Ingénierie Système et de l'Ingénierie Système Basée sur des Modèles (MBSE)
- Modélisation de systèmes multi-vues et multi-paradigmes
- Simulation
- Développements informatique en environnement ECLIPSE
- Recherche : ouverture d'esprit et curiosité (apprendre, mener à bien une bibliographie), autonomie et force de proposition (juger, décider, convaincre)

Tout(e) candidat(e) intéressé(e) est prié(e) de faire parvenir au plus vite les pièces suivantes par courrier électronique à Vincent Chapurlat (Vincent.Chapurlat@mines-ales.fr) :

- Un CV détaillé

- Une lettre de motivation décrivant l'intérêt et les souhaits au regard du domaine et du sujet proposés
- Des pièces attestant son niveau de diplôme (obtenu ou en cours d'obtention) ainsi que tout document qu'il jugera nécessaire : lettre de recommandation, ...

Une entrevue entre le (la) candidat(e) et les parties prenantes de ce stage sera organisée très rapidement. Pour cela, le (la) candidat(e) devra préparer et présenter un projet qui a fait dans le cadre de ses études universitaires.